



Università degli Studi di Pisa

Facoltà di Ingegneria

Corso di Laurea in Ingegneria Elettronica

Tesi di Laurea:

STUDIO E PROGETTO DI UN CIRCUITO VLSI
PER LA DISTRIBUZIONE E IL RECUPERO DEL
SINCRONISMO DEL SEGNALE DI CLOCK CON IL
METODO DEL NONIO (VERNIER)

Relatori:

Prof. Roberto Saletti

Prof. Roberto Roncella

Dott. Ing. Diego Lunardini

Candidati:

Gregorio Gelasio

Maria Concetta Montepaone

Anno Accademico 2002/2003